

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

특 2000-0022736

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁹ H01L 29/786	(11) 공개번호 (43) 공개일자	특2000-0022736 2000년04월25일
(21) 출원번호	10-1999-0034250	
(22) 출원일자	1999년08월19일	
(30) 우선권 주장	1998-249277 1998년09월03일 일본(JP)	
(71) 출원인	샤프 가부시기가이샤 마찌다 가즈히코	
(72) 발명자	일본 오사까쑈 오사까시 아베노구 나가이쑈쑈 22방 22고 시마따요시노리 일본미에다끼궁메이와쑈우니나쑈 346-22 가와구쑈마사오 일본미에다끼궁다끼쑈오아자고사나 141-9-1428 이시바시히로시 일본미에마쑈사쑈사오쑈로다쑈695 나쑈따유끼노부 일본미에다끼궁다끼쑈오아자고사나 141-9-1216 아쑈마쑈게이이쑈 일본미에다끼궁다끼쑈오아자고사나 141-9-1311	
(74) 대리인	장수길, 구영창	

심사결과 : 있음

(54) 박막 트랜지스터 및 액정 표시 장치

요약

액티브 매트릭스형의 액정 표시 장치에 이용되는 박막 트랜지스터에 있어서, 게이트 신호선, 소스 신호선, 및 드레인 인출 전극을 3층 구조로 한다. 즉, 이를 각 배선을, 하층에 티타늄막, 중간층에 알루미늄막, 상층에 질소를 함유한 티타늄막으로 이루어지는 구조로 한다. 게이트 절연막이나, 층간 절연막을 구성하는 질화실리콘막에 접하는 상층을, 질화실리콘막과의 밀착성이 우수한, 질소를 함유한 티타늄막으로 형성함으로써, 제조 공정에서의 막 박리 등을 억제할 수 있다. 또한, 알루미늄막의 하층에 티타늄막을 형성함으로써, 알루미늄막의 저저항화를 꾀할 수 있다.

도표도

도1

액티브

박막 트랜지스터, 질화실리콘막, 티타늄막, 게이트 신호선, 소스 신호선, 드레인 인출 전극

액티브

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 액정 표시 장치에 구비된 액티브 매트릭스 기판의 개략 구성을 나타내는 단면도.

도 2는 상기 액티브 매트릭스 기판의 개략 구성을 나타내는 회로도.

도 3은 상기 액티브 매트릭스 기판의 일부를 상층에서 보았을 때의 평면도.

도 4는 티타늄에 질소 도핑하는 경우, 질소 분압과 비저항과의 관계를 나타내는 그래프.

<도면의 주요 부분에 대한 부호의 설명>

1 : 화소 전극

2 : TFT

3 : 게이트 신호선

- 4 : 계조 신호선
- 5 : 투명 절연성 기판
- 6 : 반도체층
- 7 : 소스 전극
- 8 : 드레인 전극
- 9 : 드레인 인출 전극
- 10 : 중간 절연막
- 11 : 게이트 절연막

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 예를 들면 액티브 매트릭스형의 액정 표시 장치에서의 스위칭 소자로서 이용되는 박막 트랜지스터, 및 이것을 구비한 액정 표시 장치에 관한 것이다.

종래, 네마틱 액정을 이용한 액정 표시 장치는, 시계나 전자 계산기 등에 구비된 세그먼트형의 액정 표시 장치로서 널리 이용되고 있다. 최근에도, 박형, 경량, 저소비 전력 등의 특징을 살리고, 워드 프로세서, 퍼스널 컴퓨터, 및 내비게이션 시스템 등의 표시 수단으로서 보다 널리 그 시장을 확대하고 있다. 특히, TFT(Thin Film Transistor) 등의 능동 소자를 스위칭 소자로서 이용하고, 화소를 매트릭스형으로 배치한 액티브 매트릭스형의 액정 표시 장치가 주목받고 있다.

이러한 액정 표시 장치는, 예를 들면 CRT(Cathode Ray Tube)와 비교하여, 두께(깊이)를 각별히 얇게 할 수 있는 것, 컬러화가 용이한 것, 소비 전력이 작은 것 등의 이점을 갖기 때문에, 노트북 또는 데스크 탑형 퍼스널 컴퓨터의 표시 장치, 휴대 텔레비전이나 공간 절약 텔레비전, 디지털 카메라나 디지털 비디오 카메라의 표시 장치 등, 더욱 넓은 분야에서 그 수요가 넓어지고 있다.

액티브 매트릭스형 액정 표시 장치는, TFT에 의한 액티브 매트릭스 회로가 형성된 액티브 매트릭스 기판과, 상기 액티브 매트릭스 기판에 대향하여 배치된, 공통 전극이 형성된 대향 기판과, 액티브 매트릭스 기판과 대향 기판 사이에 형성된 액정층을 구비하고 있다. 이 액정층에 대해 인가하는 전압을 제어함에 따라 표시 동작이 행해진다.

액티브 매트릭스 기판 상에는, 복수의 화소 전극이 매트릭스형으로 형성되어 있다. 또한, 대향 기판 상에는 액정층을 통해 화소 전극에 대향하도록, 공통 전극이 형성되어 있고, 화소 전극과 공통 전극에 따라, 액정층에 전압이 인가된다. 또, 공통 전극은, 일반적으로 대향 기판의 대략 전면에 형성된 구성으로 되어 있다.

또한, 상기 화소 전극을 선택 구동하기 위한 스위칭 수단인 능동 소자로서, TFT가 상기 액티브 매트릭스 기판 상에 형성되고, 각 화소 전극에 접속되어 있다. 또한, 컬러 표시를 하기 위해, 대향 기판 또는 액티브 매트릭스 기판 등에, 적색, 녹색, 청색 등의 컬러 필터층이 설치되어 있다.

상기 TFT에서의 게이트 전극에는 주사선이며, 또한 소스 전극에는 계조 신호선이 각각 접속되어 있다. 상기 주사선을 통해 게이트 신호가 입력됨에 따라, TFT의 온/오프 상태가 제어된다. 또한, TFT가 온 상태 시에, 상기 계조 신호선을 통해 데이터 신호가 화소 전극에 입력된다.

액티브 매트릭스 기판에서의 TFT의 구조는 다음과 같다. 투명 절연성 기판 상에, 게이트 전극, 및 주사선으로서의 게이트 신호선이 형성되어 있고, 게이트 전극상 및 그 밖의 투명 절연성 기판상에 덮도록 게이트 절연막이 형성되어 있다. 게이트 전극의 상측에서의 게이트 절연막의 상면에는, 반도체층이 형성되어 있고, 반도체층의 상면에는, 각각 소스 전극 및 드레인 전극이 되는 2개의 n⁺-Si층이 형성되어 있다.

2개의 n⁺-Si층의 상면에는, 각각 계조 신호선으로서의 소스 신호선 및 드레인 인출 전극이 형성되고, 이들 상면에는, 중간 절연막이 형성되어 있다. 그리고, 중간 절연막의 상면에, 화소 전극이 형성되어 있다.

액정 표시 장치를 대형화 또는 고해상도화하기 위해서는, 게이트 신호선이나 소스 신호선 등의 배선을 낮은 저항을 갖는 재료로 구성해야 한다. 따라서, 게이트 신호선 및 소스 배선의 재료로는, 알루미늄과 같은 저저항으로 또한 가공하기 쉬운 금속이 널리 이용되고 있다.

그러나, 알루미늄에 의해 구성되는 배선은, 배선 형성 후에 행해진 열처리를 수반하는 공정에서, 힐록(hillocks)을 형성하는 경우가 있다. 이 힐록에 의해, 배선의 상층에 형성되어 있는 절연막 등이 뒤틀려, 누설 불량이나 마기되게 된다.

이러한 힐록의 발생을 방지하는 구성으로서, 일본국 공개 특허 공보 「특개평6-148683호 공보(공개일 1994년 5월 27일)」, 「특개평7-128676호 공보(공개일 1995년 5월 19일)」, 「특개평5-158072호 공보(공개일 1993년 6월 25일)」 등에, 알루미늄보다 높은 용점을 구비한 금속을 알루미늄의 상층에 형성한 배선을 구비하는 구성이 개시되어 있다. 또한, 일본국 공개 특허 공보 「특개평6-104437호 공보(공개일 1994년 4월 19일)」에는, 알루미늄의 표면을 양극 산화시킨 배선을 이용함에 따라 힐록을 방지하는 구성이 개시되어 있다.

또한, 일본국 공개 특허 공보 「특개평9-153623호 공보(공개일 1997년 6월 10일)」에는, 알루미늄을 중간 층으로 하여, 그 상층 및 하층에 고용점 금속막을 형성한 배선을 이용함에 따라, 얼룩 및 보이드(voids)를 동시에 방지하는 구성이 개시되어 있다. 이와 같이, 알루미늄과 고용점 금속과의 적층 구조에 의해 얼룩의 발생을 방지하는 것이 가능해지지만, 액정 표시 장치의 비용의 상승을 억제하기 위해서는, 제조 공정을 간략화시킬 필요가 있다. 그래서, 티타늄이나 몰리브덴과 같이, 알루미늄과 동시에 패터닝하는 것이 가능한 고용점 재료를 이용하는 것이 바람직하다.

특히 티타늄은 전기 부식에 강한 재료이므로, 액정 표시 장치에서 게이트 신호선을, 상층에 티타늄, 중간 층에 알루미늄, 하층에 티타늄의 3층 구조로서 설치하는 구성도 제안되고 있다. 이 게이트 신호선의 상층에 게이트 절연막이 되는 질화실리콘막을 플라즈마 CVD(Chemical Vapor Deposition)법에 따라 성막하고, 또한 반도체막, 소스 전극, 소스 신호선을 형성해감에 따라, 액티브 매트릭스 기판이 형성된다.

그러나, 상기된 바와 같은 구성인 경우, 게이트 신호선의 상층의 티타늄막과, 이 티타늄막의 상층에 설치된 게이트 절연막으로서의 질화실리콘막은, 밀착성이 약하고, 그 후의 공정에서 막 박리를 야기하고, 수율을 저하시키는 경우가 있었다. 또한, 소스 신호선을 상기된 바와 같이 3층 구조로 한 경우에도, 소스 신호선 상에 형성되는 질화실리콘막으로 이루어지는 층간 절연막사이에서, 동일한 문제가 생기고 있었다.

본 발명이 이루고자하는 기술적 과제

본 발명의 목적은, 예를 들면 게이트 신호선과 그 상층에 형성된 질화실리콘막으로 구성되는 게이트 절연막과의 밀착성을 양호하게 하고, 염가로 안정된 성질의 박막 트랜지스터 및 이것을 구비한 액정 표시 장치를 제공하는 것에 있다.

상기된 목적을 달성하기 위해, 본 발명에 따른 박막 트랜지스터는, 게이트 신호선과, 상기 게이트 신호선 상에 형성된, 질화실리콘막으로 구성되는 게이트 절연막과, 상기 게이트 절연막 상에 형성된 반도체층과, 소스 신호선 및/또는 드레인 인출 전극을 구비하고, 상기 게이트 신호선, 상기 게이트 절연막과 접하는 부분에 설치된, 절소를 함유하는 티타늄막으로 구성되는 제1 층과, 이 제1 층 밑에 설치된, 알루미늄을 포함하는 제2 층을 구비하는 것을 특징으로 한다.

상기된 구성에 따르면, 게이트 신호선, 게이트 절연막과 접하는 부분에 설치된, 절소를 함유하는 티타늄막으로 구성되는 제1 층과, 이 제1 층 밑에 설치된, 알루미늄을 포함하는 제2 층을 구비하고 있으므로, 예를 들면 게이트 절연막과 접하는 부분에 설치된 층을 티타늄막으로 한 구성과 비교하여, 질화실리콘막과의 밀착성을 향상시킬 수 있다. 따라서, 제조 공정에서의 막 박리가 억제되므로, 수율이 양호하고, 성질의 안정성이 우수한 박막 트랜지스터를 제공할 수 있다.

또한, 본 발명에 따른 박막 트랜지스터는, 게이트 신호선과, 상기 게이트 신호선 상에 형성된 게이트 절연막과, 상기 게이트 절연막 상에 형성된 반도체층과, 소스 신호선 및/또는 드레인 인출 전극과, 상기 소스 신호선 및/또는 드레인 인출 전극 위에 형성된, 질화실리콘막으로 구성되는 층간 절연막을 구비하고, 상기 소스 신호선 및/또는 드레인 인출 전극, 상기 층간 절연막과 접하는 부분에 설치된, 절소를 함유하는 티타늄막으로 구성되는 제1 층과, 이 제1 층 밑에 설치된, 알루미늄을 포함하는 제2 층을 구비하는 것을 특징으로 한다.

상기된 구성에 따르면, 소스 신호선 및/또는 드레인 인출 전극이, 층간 절연막과 접하는 부분에 설치된, 절소를 함유하는 티타늄막으로 구성되는 제1 층과, 이 제1 층 밑에 설치된, 알루미늄을 포함하는 제2 층을 구비하고 있으므로, 예를 들면 층간 절연막과 접하는 부분에 설치된 층을 티타늄막으로 한 구성과 비교하여, 질화실리콘막과의 밀착성을 향상시킬 수 있다. 따라서, 제조 공정에서의 막 박리가 억제되므로, 수율이 양호하고, 또한 안정성이 우수한 성질의 박막 트랜지스터를 제공할 수 있다.

또한, 본 발명에 따른 액정 표시 장치는, 복수의 박막 트랜지스터가 형성된 액티브 매트릭스 기판과, 상기 액티브 매트릭스 기판사이에 간극을 두고 대향하여 배치되는 대향 기판과, 상기 액티브 매트릭스 기판과 상기 대향 기판과의 간극에 형성된 액정층을 구비하고, 상기 박막 트랜지스터가, 게이트 신호선과, 상기 게이트 신호선 상에 형성된, 질화실리콘막으로 구성되는 게이트 절연막과, 상기 게이트 절연막 상에 형성된 반도체층과, 소스 신호선 및/또는 드레인 인출 전극을 구비하고, 상기 게이트 신호선, 상기 게이트 절연막과 접하는 부분에 설치된, 절소를 함유하는 티타늄막으로 구성되는 제1 층과, 이 제1 층 밑에 설치된, 알루미늄을 포함하는 제2 층을 구비하는 것을 특징으로 한다.

상기된 구성에 따르면, 게이트 신호선, 게이트 절연막과 접하는 부분에 설치된, 절소를 함유하는 티타늄막으로 구성되는 제1 층과, 이 제1 층 밑에 설치된, 알루미늄을 포함하는 제2 층을 구비한 박막 트랜지스터를 구비하고 있으므로, 예를 들면 게이트 절연막과 접하는 부분에 설치된 층을 티타늄막으로 한 박막 트랜지스터와 비교하여, 질화실리콘막과의 밀착성을 향상시킬 수 있다. 따라서, 제조 공정에서의 막 박리가 억제되므로, 수율이 양호하고, 또한 염가로 성능이 우수한 액정 표시 장치를 제공할 수 있다.

또한, 본 발명에 따른 액정 표시 장치는, 복수의 박막 트랜지스터가 형성된 액티브 매트릭스 기판과, 상기 액티브 매트릭스 기판사이에 간극을 두고 대향하여 배치되는 대향 기판과, 상기 액티브 매트릭스 기판과 상기 대향 기판과의 간극에 형성된 액정층을 구비하고, 상기 박막 트랜지스터가, 게이트 신호선과, 상기 게이트 신호선 상에 형성된, 질화실리콘막으로 구성되는 게이트 절연막과, 상기 게이트 절연막 상에 형성된 반도체층과, 소스 신호선 및/또는 드레인 인출 전극과, 상기 소스 신호선 및/또는 드레인 인출 전극 위에 형성된, 질화실리콘막으로 구성되는 층간 절연막을 구비하고, 상기 소스 신호선 및/또는 드레인 인출 전극, 상기 층간 절연막과 접하는 부분에 설치된, 절소를 함유하는 티타늄막으로 구성되는 제1 층과, 이 제1 층 밑에 설치된, 알루미늄을 포함하는 제2 층을 구비하는 것을 특징으로 한다.

상기된 구성에 따르면, 소스 신호선 및/또는 드레인 인출 전극이, 층간 절연막과 접하는 부분에 설치된, 절소를 함유하는 티타늄막으로 구성되는 제1 층과, 이 제1 층 밑에 설치된, 알루미늄을 포함하는 제2 층을 구비한 박막 트랜지스터를 구비하고 있으므로, 예를 들면 층간 절연막과 접하는 부분에 설치된 층을 티타늄막으로 한 박막 트랜지스터와 비교하여, 질화실리콘막과의 밀착성을 향상시킬 수 있다. 따라서,

제조 공정에서의 막 박리가 억제되므로, 수율이 양호하고, 또한 염가로 성능이 우수한 액정 표시 장치를 제공할 수 있다.

본 발명의 또 다른 목적, 특징, 및 우수한 점은, 이하에 나타난 기재에 의해 충분히 알 수 있는 것이다. 또한, 본 발명의 이점은, 첨부 도면을 참조한 다음 설명으로 명백해질 것이다.

본 발명의 구성 및 작용

본 발명의 실시의 일형태에 대해 도 1 내지 도 4에 기초하여 설명하면, 이하와 같다.

본 실시예에 따른 액정 표시 장치는, TFT에 의한 액티브 매트릭스 회로가 형성된 액티브 매트릭스 기판과, 상기 액티브 매트릭스 기판에 대향하여 배치된, 공통 전극이 형성된 대향 기판과, 액티브 매트릭스 기판과 대향 기판 사이에 형성된 액정층을 구비하고 있다. 이 액정층에 대해 인가하는 전압을 제어함으로써 표시 동작이 행해진다.

도 2는, 상기 액티브 매트릭스 기판에서의 액티브 매트릭스 회로의 일례의 개략을 나타낸 회로도이다. 상기 액티브 매트릭스 기판 상에는, 복수의 화소 전극(1)이 매트릭스형으로 형성되어 있다. 이 화소 전극(1)은 통상 행방향 및 열방향으로 각각 수백이상씩 나열되어 형성된다.

또한, 도시하지 않은 대향 기판 상에는, 액정층을 통해 화소 전극(1)에 대향하도록, 공통 전극(도시하지 않음)이 형성되어 있고, 화소 전극(1)과 공통 전극에 따라, 액정층에 전압이 인가된다. 또, 공통 전극은, 일반적으로 대향 기판의 대략 전면에 형성된 구성으로 되어 있다.

또한, 상기 화소 전극(1)을 선택 구동하기 위한 스위칭 수단인 능동 소자로써, TFT(2)가, 상기 액티브 매트릭스 기판 상에 형성되고, 화소 전극(1)에 접속되어 있다. 또한, 컬러 표시를 행하기 위해, 대향 기판 또는 액티브 매트릭스 기판등에, 적색, 녹색, 청색등의 컬러 필터층(도시하지 않음)이 설치된다.

상기 TFT(2)에서의 게이트 전극에는 주사선(3)이, 또한 소스 전극에는 게조 신호선(4)이 각각 접속되어 있다. 주사선(3)과 게조 신호선(4)은, 매트릭스형으로 배열된 화소 전극(1)의 주위를 통해, 상호 직교하도록 배치되어 있다. 상기 주사선(3)을 통해 게이트 신호가 입력됨에 따라, TFT(2)의 온/오프 상태가 제어된다. 또한, TFT(2)가 온 상태시에, 상기 게조 신호선(4)을 통해, 데이터 신호가 화소 전극(1)에 입력된다. 또, 주사선(3)의 단부에는, 스캐닝 신호 입력 단자(3a)가 접속되고, 게조 신호선(4)의 단부에는, 데이터 신호 입력 단자(4a)가 접속되어 있다.

도 3은, 상기 액티브 매트릭스 기판의 표면의 일부를 확대하여 도시한 평면도이다. 도 3에 도시된 바와 같이 상호 평행해지도록 설치된 주사선(3)과, 이를 주사선(3)에 수직이 되는 방향에서, 상호 평행해지도록 설치된 게조 신호선(4)으로 둘러싸인 영역 내에, 화소 전극(1) 및 TFT(2)가 형성되어 있다.

도 1은, 도 3의 A-A'선에서의 단면도이고, TFT(2)의 단면 구조를 나타내고 있다. 도 1에 도시된 바와 같이, 투명 절연성 기판(5) 상에, TFT(2)의 게이트 전극도 겸한, 주사선으로서의 게이트 신호선(3)이 형성되어 있고, 게이트 신호선(3) 상 및 그 밖의 투명 절연성 기판(5) 상을 덮도록 게이트 절연막(11)이 형성되어 있다. 게이트 신호선(3)의 상측에서의 게이트 절연막(11)의 상면에는, 반도체층(6)이 형성되고, 반도체층(6)의 상면에는, n⁺-Si층으로 이루어지는 소스 전극(7) 및 드레인 전극(8)이 형성되어 있다. 소스 전극(7) 및 드레인 전극(8)의 상면에는, 각각 게조 신호선으로서의 소스 신호선(4) 및 드레인 인출 전극(9)이 형성되고, 이들 상면에는 중간 절연막(10)이 형성되어 있다. 그리고, 중간 절연막(10) 상면에, 화소 전극(1)이 형성되어 있다.

본 실시예에서 게이트 신호선(3)은, 도 1에 도시된 바와 같이 게이트 신호선 하층부(3a), 게이트 신호선 중간층부(3b), 및 게이트 신호선 상층부(3c)로 이루어지는 3층 구조로 되어 있다. 마찬가지로, 소스 신호선(4), 및 드레인 인출 전극(9)도, 각각 소스 신호선 하층부(4a), 소스 신호선 중간층부(4b), 소스 신호선 상층부(4c), 및 인출 전극 하층부(9a), 인출 전극 중간층부(9b), 인출 전극 상층부(9c)로 이루어지는 3층 구조로 되어 있다. 그리고, 게이트 신호선 하층부(3a), 소스 신호선 하층부(4a), 및 인출 전극 하층부(9a)는 티타늄으로 구성되고, 게이트 신호선 중간층부(3b), 소스 신호선 중간층부(4b), 및 인출 전극 중간층부(9b)는 알루미늄으로 구성되며, 게이트 신호선 상층부(3c), 소스 신호선 상층부(4c), 및 인출 전극 상층부(9c)는 질소를 함유한 티타늄으로 각각 구성되어 있다.

이러한 액티브 매트릭스 기판은, 아래와 같이 형성된다. 우선, 투명 절연성 기판(5) 상에, 스퍼터법(sputtering)을 이용하여, 게이트 신호선 하층부(3a)로서 티타늄막을 30nm, 다음에 게이트 신호선 중간층부(3b)로서 알루미늄막을 100nm, 그 다음에 게이트 신호선 상층부(3c)로서 질소를 함유한 티타늄막을 50nm를 적층시킨다. 그 후, 이들 게이트 신호선 하층부(3a), 게이트 신호선 중간층부(3b), 및 게이트 신호선 상층부(3c)에 대해, 게이트 전극 및 게이트 신호선(3)의 형상이 되도록, 포토리소그래피·드라이 에칭에 의해 패터닝을 행한다.

이어서, 게이트 신호선(3)이 형성된 투명 절연성 기판(5) 상에, 게이트 절연막(11)으로서, 질화실리콘막을 400nm, 반도체층(6)으로서, 비정질 실리콘층을 130nm, 소스 전극(7) 및 드레인 전극(8)으로서 n⁺-Si층을 40nm를 각각 이 순서대로, 플라즈마 CVD 법에 따라 연속 성막한다. 그 후, 포토리소그래피·드라이 에칭에 의해, 반도체층(6), 소스 전극(7), 및 드레인 전극(8)의 패터닝을 행한다.

이어서, 소스 전극(7), 드레인 전극(8), 및 게이트 절연막(11)의 상층에, 소스 신호선 하층부(4a) 및 인출 전극 하층부(9a)로서 티타늄막을 30nm, 소스 신호선 중간층부(4b) 및 인출 전극 중간층부(9b)로서 알루미늄막을 100nm, 소스 신호선 상층부(4c) 및 인출 전극 상층부(9c)로서 질소를 함유한 티타늄막을 50nm를 각각 이 순서대로, 플라즈마 CVD 법에 따른 스퍼터링에 의해 연속 성막한다. 그 후, 포토리소그래피

· 드래인 에칭에 의해, 소스 신호선(4), 및 드레인 인출 전극(9)의 패턴닝을 행한다.

그 후, 층간 절연막(10)으로서, 질화실리콘막을 플라즈마 CVD 법에 따라 300nm 성막한다. 그리고, 이 층간 절연막(10)에 대해, 드레인 인출 전극(9)과 하소 전극(1)을 전기적으로 접속하기 위한 콘택트 홀을 형성하고, 그 후 하소 전극(1)으로서, ITO(Indium Tin Oxide)로 이루어지는 투명 도전막을 스퍼터법에 따라 100nm 성막하고, 패턴닝을 행한다.

상기된 바와 같이, 본 실시예에서는 질화실리콘막으로 이루어지는 게이트 절연막(11)의 하층에, 질소를 함유하는 티타늄막으로 이루어지는 게이트 신호선 상층부(3c)가 배치되고, 그 하층에 알루미늄막으로 이루어지는 게이트 신호선 중간층부(3b)가 배치된 구성으로 되어 있다. 이에 따라, 게이트 신호선(3)의 상층 표면의 자연 산화를 방지할 수 있음과 동시에, 질화실리콘막으로 이루어지는 게이트 절연막(11)과의 밀착성을 향상시킬 수 있다. 따라서, 경년 열화를 최소한으로 할과 동시에, 제조 공정에서의 막 박리를 억제함에 따른 수율의 향상을 실현하는 것이 가능해지고, 열가로 또한 표시 품질이 우수한 액정 표시 장치를 제공할 수 있다.

여기서, 게이트 신호선 상층부(3c)로서의 질소를 함유하는 티타늄막을 반응성 스퍼터법에 따라 실제로 성막을 행했을 때에, 질소 분압비를 파라미터로서 변화시켰을 때의, 비저항, 및 질화실리콘막에 대한 밀착성의 변화에 대해, 표 1을 참조하면서 설명한다. 또, 성막은 스퍼터 조건으로 하여 기판 온도를 150℃, 가스압을 0.8Pa, 투입 전력 30kW를 기초로 행하였다.

[표 1]

질소 분압비	비저항($\mu\Omega\text{cm}$)	질화 실리콘막에 대한 밀착성
0%	56	×
20%	80	×
40%	135	△
60%	499	○
80%	417	○

표 1에 나타난 바와 같이, TiN의 비저항은, 질소 분압비를 올림에 따라 상승하고, 질소 분압비 60% 이상에서 포화하고 있다. 또한, 질화실리콘막에 대한 밀착성은, 질소 분압비 40%를 넘으면 약간 양호해지고, 질소 분압비 60% 이상에서 충분히 양호하게 되었다. 이상의 결과로부터, 질소 분압비를 너무 올리면 성막 속도가 저하한다는 것을 고려하면, 질소 분압비 60%로부터 80% 사이에서 성막을 행하면, 생산효율이 양호하고, 또한 질화실리콘막과의 양호한 밀착성을 구비한 질소를 함유하는 티타늄막을 성막할 수 있다.

도 4는, Ti에 질소 도핑하는 경우의 질소 분압과 비저항의 관계를 나타내는 그래프이다. 도 4에 도시된 바와 같이, TiN의 비저항이 170 $\mu\Omega\text{cm}$ 이상이면 질화실리콘막과의 밀착성이 향상되고, 200 $\mu\Omega\text{cm}$ 이상이면 안정되어 질화실리콘막과의 밀착성이 양호해진다.

이어서, 게이트 신호선 중간층부(3b) 및 게이트 신호선 하층부(3a)에 대해 설명한다. 게이트 신호선 중간층부(3b)로서의 알루미늄층의 하층에, 게이트 신호선 하층부(3a)로서의 티타늄층을 형성한 경우, Ti 위에 형성되는 시은 <100> 배향이 되고, 저저항의 배선을 얻을 수 있다. 또한, Ti는 TiN에 비교하여 성막 속도가 빠르기 때문에, 상기된 게이트 신호선(3)과 마찬가지로, TiN/Al/Ti 구조로 되어 있는 배선은, TiN/Al/TiN 구조의 배선을 형성하는 것보다도 박막 형성 시간을 단축할 수 있다.

또한, 상기된 바와 같이 소스 신호선(4) 및 드레인 인출 전극(9)도, 게이트 신호선(3)과 동일한 3층 구조로 함에 따라, 질화실리콘막으로 이루어지는 층간 절연막(10)과의 밀착성을 양호하게 하고 있다.

이상과 같이, 본 실시예에 따른 박막 트랜지스터는, 게이트 절연막 및/또는 층간 절연막으로서 형성한 질화실리콘막의 하층에 위치하는 게이트 신호선 및/또는 소스 신호선을, 상층에 질소를 함유하는 티타늄막, 그 하층에 알루미늄막으로 이루어지는 적층 구조로 되어 있다. 이에 따라, 상층을 티타늄막으로 한 구성과 비교하여, 질화실리콘막과의 밀착성이 향상하고, 그 후의 공정에서의 막 박리를 방지할 수 있다. 따라서, 수율이 양호하고, 성질의 안정성이 우수한 박막 트랜지스터를 제공할 수 있다. 또한, 이러한 박막 트랜지스터를 액정 표시 장치에 적용함으로써, 열가로 또한 표시 품질이 우수한 액정 표시 장치를 제공할 수 있다.

또한, 상기된 알루미늄막의 하층에 티타늄막을 설치한 구성으로 함에 따라, 게이트 신호선 및/또는 소스 신호선을 저저항의 배선으로 할 수 있다. 또한, 티타늄막은, 질소를 함유하는 티타늄막과 비교하여 성막 속도가 빠르므로, 상기된 바와 같이, TiN/Al/Ti 구조로 되어 있는 배선은, TiN/Al/TiN 구조의 배선을 형성하는 것보다도 박막 형성 시간을 단축할 수 있다.

또, 상기된 구성으로는 게이트 신호선 중간층부(3b), 소스 신호선 중간층부(4b), 및 인출 전극 중간층부(9b)로서, 알루미늄막을 이용하고 있지만, 더욱 신뢰성을 향상시킬 목적으로, 알루미늄을 주체로 한 알루미늄 합금막을 이용해도 좋다.

또한, 상기된 구성으로는 게이트 신호선 하층부(3a), 소스 신호선 하층부(4a), 및 인출 전극 하층부(9a)로서, 티타늄막을 이용하고 있지만, 티타늄막의 성막 조건의 공통화를 꾀할 목적으로, 게이트 신호선 상층부(3c), 소스 신호선 상층부(4c), 및 인출 전극 상층부(9c)와 동일한, 질소를 함유하는 티타늄막을 이용해도 좋다.

또한, 상기된 구성에서는 게이트 신호선(3), 소스 신호선(4), 및 드레인 인출 전극(9)을, 게이트 절연막(11) 또는 층간 절연막(10)과의 밀착성을 양호로 할 목적으로 상기된 바와 같은 3층 구조의 적층막으로 이루어져 있지만, 게이트 신호선(3)과, 소스 신호선(4) 및 드레인 인출 전극(9) 중 어느 한쪽을, 단

탈이나 크롬등의 다른 금속의 단층막으로 형성해도 좋다.

이상과 같이, 본 실시예에 따른 박막 트랜지스터는 게이트 신호선과, 상기 게이트 신호선 상에 형성된 게이트 절연막과, 상기 게이트 절연막 상에 형성된 반도체층, 소스 신호선 및 드레인 인출 전극을 구비한 박막 트랜지스터에서, 상기 게이트 신호선이 알루미늄막 또는 알루미늄을 주체로 한 알루미늄 합금막으로 이루어지고, 상기 게이트 절연막이 질화실리콘막으로 이루어지고, 상기 게이트 신호선과 상기 게이트 절연막사이에 각각의 막과 접하도록, 질소를 함유하는 비저항 $200\mu\Omega\text{cm}$ 이상의 티타늄막이 형성되어 있는 구성으로 해도 좋다.

또한, 본 실시예에 따른 박막 트랜지스터는, 게이트 신호선과, 상기 게이트 신호선 상에 형성된 게이트 절연막과, 상기 게이트 절연막 상에 형성된 반도체층, 소스 신호선 및 드레인 인출 전극과, 상기 소스 신호선 상에 형성된 중간 절연막을 구비한 박막 트랜지스터에서, 상기 소스 신호선이 알루미늄막 또는 알루미늄을 주체로 한 알루미늄 합금막으로 이루어지고, 상기 중간 절연막이 질화실리콘막으로 이루어지고, 상기 소스 신호선과 상기 중간 절연막사이에, 각각의 막과 접하도록, 질소를 함유하는 비저항 $200\mu\Omega\text{cm}$ 이상의 티타늄막이 형성되어 있는 구성으로 해도 좋다.

또한, 상기 알루미늄막 또는 알루미늄을 주체로 한 알루미늄 합금막 밑에 티타늄막을 형성하는 구성으로 해도 된다.

또한, 본 실시예에 따른 액정 표시 장치는, 게이트 신호선과, 상기 게이트 신호선 상에 형성된 게이트 절연막과, 상기 게이트 절연막 상에 형성된 반도체층, 소스 신호선 및 드레인 인출 전극을 구비한 박막 트랜지스터를 구비한 액정 표시 장치에서, 상기 게이트 신호선이 알루미늄막 또는 알루미늄을 주체로 한 알루미늄 합금막으로 이루어지고, 상기 게이트 절연막이 질화실리콘막으로 이루어지고, 상기 게이트 신호선과 상기 게이트 절연막사이에, 각각의 막과 접하도록, 질소를 함유하는 비저항 $200\mu\Omega\text{cm}$ 이상의 티타늄막이 형성되어 있는 구성으로 해도 좋다.

또한, 본 실시예에 따른 액정 표시 장치는, 게이트 신호선과, 상기 게이트 신호선 상에 형성된 게이트 절연막과, 상기 게이트 절연막 상에 형성된 반도체층, 소스 신호선 및 드레인 인출 전극과, 상기 소스 신호선 상에 형성된 중간 절연막을 구비한 박막 트랜지스터를 구비한 액정 표시 장치에서, 상기 소스 신호선이 알루미늄막 또는 알루미늄을 주체로 한 알루미늄 합금막으로 이루어지고, 상기 중간 절연막이 질화실리콘막으로 이루어지고, 상기 소스 신호선과 상기 중간 절연막사이에, 각각의 막과 접하도록, 질소를 함유하는 비저항 $200\mu\Omega\text{cm}$ 이상의 티타늄막이 형성되어 있는 구성으로 해도 좋다.

발명의 상세한 설명의 하에서 이루어진 구체적인 실시 양태 또는 실시예는, 어디까지나, 본 발명의 기술 내용을 밝히는 것으로, 그와 같은 구체예에만 한정하여 협의로 해석되어야 하는 것이 아니라, 본 발명의 정신과 다음에 기재하는 특허 청구 사항의 범위 내에서, 여러가지로 변경하여 실시할 수 있는 것이다.

발명의 효과

본 발명에 따르면, 게이트 절연막 및/또는 중간 절연막으로서 형성한 질화실리콘막의 하층에 위치하는 게이트 신호선 및/또는 소스 신호선을, 상층에 질소를 함유하는 티타늄막, 그 하층에 알루미늄막으로 이루어지는 적층 구조로 함으로써, 질화실리콘막과의 밀착성이 향상하고, 그 후의 공정에서의 막 박리를 방지할 수 있다. 따라서, 수율이 양호하고, 성질의 안정성이 우수한 박막 트랜지스터를 제공할 수 있다. 또한, 이러한 박막 트랜지스터를 액정 표시 장치에 적용함으로써, 염가로 또한 표시 품질이 우수한 액정 표시 장치를 제공할 수 있다.

(57) 청구의 범위

청구항 1. 게이트 신호선,

상기 게이트 신호선 상에 형성된, 질화실리콘막으로 구성되는 게이트 절연막,

상기 게이트 절연막 상에 형성된 반도체층, 및

소스 신호선 및/또는 드레인 인출 전극

를 구비하고,

상기 게이트 신호선은 상기 게이트 절연막과 접하는 부분에 설치된, 질소를 함유하는 티타늄막으로 구성되는 제1 층과, 상기 제1 층 밑에 설치된, 알루미늄을 포함하는 제2 층을 구비하는 것을 특징으로 하는 박막 트랜지스터.

청구항 2. 제1항에 있어서,

상기 제1 층을 구성하는 질소를 함유하는 티타늄막은 비저항이 $200\mu\Omega\text{cm}$ 이상인 것을 특징으로 하는 박막 트랜지스터.

청구항 3. 제1항에 있어서,

상기 제2 층은 알루미늄을 주체로 한 알루미늄 합금막으로 구성되어 있는 것을 특징으로 하는 박막 트랜지스터.

청구항 4. 제1항에 있어서,

상기 게이트 신호선은 상기 제2 층 밑에 티타늄막으로 구성되는 제3 층을 더 구비하는 것을 특징으로 하는 박막 트랜지스터.

청구항 5. 게이트 신호선,

상기 게이트 신호선 상에 형성된 게이트 절연막,
 상기 게이트 절연막 상에 형성된 반도체층,
 소스 신호선 및/또는 드레인 인출 전극, 및
 상기 소스 신호선 및/또는 드레인 인출 전극 위에 형성된, 질화실리콘막으로 구성되는 층간 절연막
 을 구비하고,
 상기 소스 신호선 및/또는 드레인 인출 전극은 상기 층간 절연막과 접하는 부분에 설치된, 질소를 함유하
 는 티타늄막으로 구성되는 제1 층, 및 상기 제1 층 밑에 설치된, 알루미늄을 포함하는 제2 층을 구비하는
 것을 특징으로 하는 박막 트랜지스터.

청구항 6. 제5항에 있어서,
 상기 제1 층을 구성하는 질소를 함유하는 티타늄막은 비저항이 $200 \mu \Omega \text{cm}$ 이상인 것을 특징으로 하는 박
 막 트랜지스터.

청구항 7. 제5항에 있어서,
 상기 제2 층은 알루미늄을 주체로 한 알루미늄 합금막으로 구성되는 것을 특징으로 하는 박막 트랜지스
 터.

청구항 8. 제5항에 있어서,
 상기 소스 신호선 및/또는 드레인 인출 전극은 상기 제2 층 밑에 티타늄막으로 구성되는 제3 층을 더 구비
 하는 것을 특징으로 하는 박막 트랜지스터.

청구항 9. 복수의 박막 트랜지스터가 형성된 액티브 매트릭스 기판,
 상기 액티브 매트릭스 기판과의 사이에 간극을 두고 대향하여 배치되는 대향 기판,
 상기 액티브 매트릭스 기판과 상기 대향 기판과의 간극에 협지된 액정층
 을 구비하고,
 상기 박막 트랜지스터는,
 게이트 신호선,
 상기 게이트 신호선 상에 형성된, 질화실리콘막으로 구성되는 게이트 절연막,
 상기 게이트 절연막 상에 형성된 반도체층,
 소스 신호선 및/또는 드레인 인출 전극
 을 구비하며,
 상기 게이트 신호선은 상기 게이트 절연막과 접하는 부분에 설치된, 질소를 함유하는 티타늄막으로 구성
 되는 제1 층, 및 상기 제1 층 밑에 설치된, 알루미늄을 포함하는 제2 층을 구비하는 것을 특징으로 하는
 액정 표시 장치.

청구항 10. 제9항에 있어서,
 상기 제1 층을 구성하는 질소를 함유하는 티타늄막은 비저항이 $200 \mu \Omega \text{cm}$ 이상인 것을 특징으로 하는 액
 정 트랜지스터.

청구항 11. 제9항에 있어서,
 상기 제2 층은 알루미늄을 주체로 한 알루미늄 합금막으로 구성되는 것을 특징으로 하는 액정 표시 장치.

청구항 12. 제9항에 있어서,
 상기 게이트 신호선은 상기 제2 층 밑에 티타늄막으로 구성되는 제3 층을 더 구비하는 것을 특징으로 하는
 액정 표시 장치.

청구항 13. 복수의 박막 트랜지스터가 형성된 액티브 매트릭스 기판,
 상기 액티브 매트릭스 기판과의 사이에 간극을 두고 대향하여 배치되는 대향 기판, 및
 상기 액티브 매트릭스 기판과 상기 대향 기판과의 간극에 협지된 액정층을 구비하고,
 상기 박막 트랜지스터는,
 게이트 신호선,
 상기 게이트 신호선 상에 형성된 게이트 절연막,
 상기 게이트 절연막 상에 형성된 반도체층,
 소스 신호선 및/또는 드레인 인출 전극, 및
 상기 소스 신호선 및/또는 드레인 인출 전극 위에 형성된, 질화실리콘막으로 구성되는 층간 절연막
 을 구비하며,

상기 소스 신호선 및/또는 드레인 인출 전극은 상기 층간 절연막과 접하는 부분에 설치된, 질소를 함유하는 티타늄막으로 구성되는 제1 층, 및 상기 제1 층 밑에 설치된, 알루미늄을 포함하는 제2 층을 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 14. 제13항에 있어서,

상기 제1 층을 구성하는 질소를 함유하는 티타늄막은 비저항이 $200 \mu \Omega \text{cm}$ 이상인 것을 특징으로 하는 액정 표시 장치.

청구항 15. 제13항에 있어서,

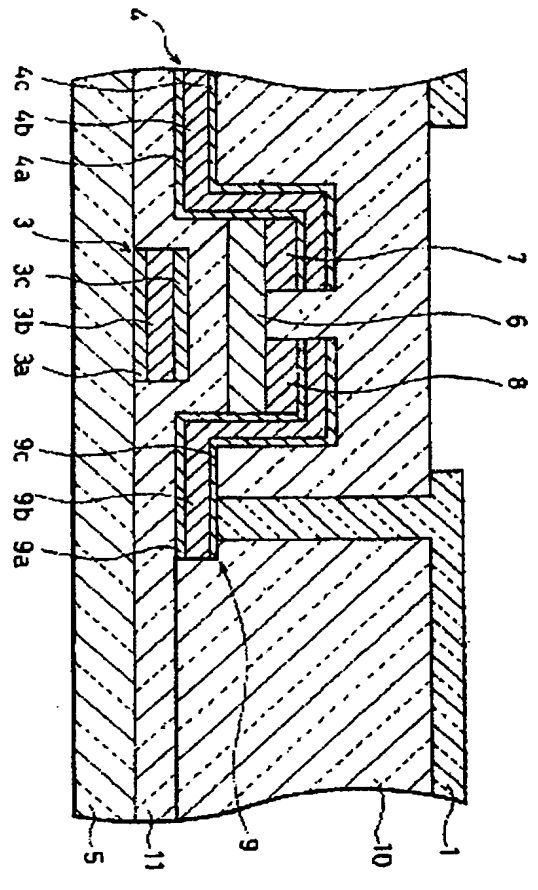
상기 제2 층은 알루미늄을 주체로 한 알루미늄 합금막으로 구성되는 것을 특징으로 하는 액정 표시 장치.

청구항 16. 제13항에 있어서,

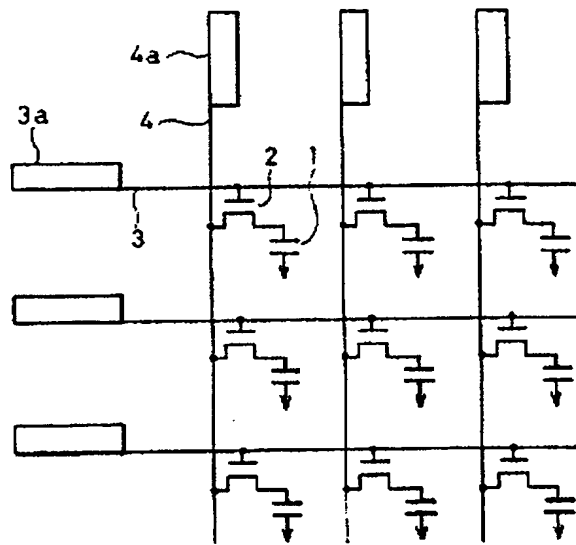
상기 소스 신호선 및/또는 드레인 인출 전극은 상기 제2 층 밑에 티타늄막으로 구성되는 제3 층을 더 구비하는 것을 특징으로 하는 액정 표시 장치.

도면

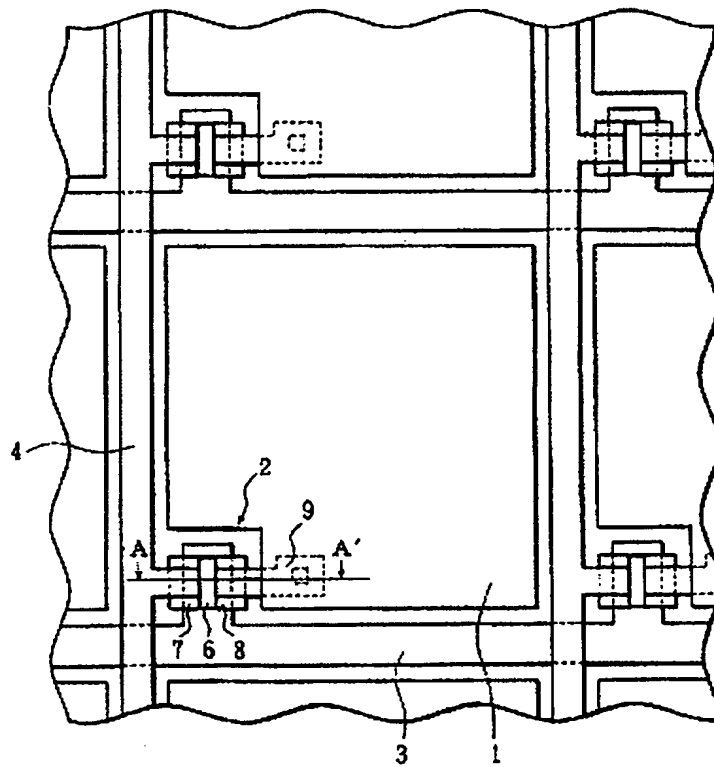
도면1



도 2



도 3



도 24

